

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-25021

(P2001-25021A)

(43) 公開日 平成13年1月26日 (2001.1.26)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

キーワード (参考)

H 0 4 N 7/32

H 0 4 N 7/137

Z 5 C 0 5 9

G 0 6 T 7/20

G 0 6 F 15/70

4 1 0

5 L 0 9 6

審査請求 未請求 請求項の数 2 O L (全 7 頁)

(21) 出願番号 特願平11-190530

(22) 出願日 平成11年7月5日 (1999.7.5)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 内田 真史

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(72) 発明者 立平 靖

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74) 代理人 100082762

弁理士 杉浦 正知

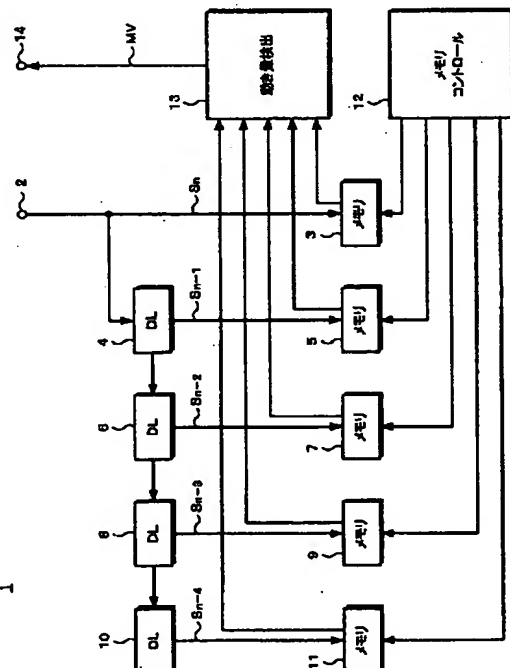
最終頁に続く

(54) 【発明の名称】 動き検出方法および動き検出装置

(57) 【要約】

【課題】 動き検出の精度の低下を防止し、反復パターンによるエラーを低減し、複数動きの問題を低減する。

【解決手段】 メモリ3、5、7、9、11によって、 $n$  フレーム、 $(n-1)$  フレーム、 $(n-2)$  フレーム、 $(n-3)$  フレーム、 $(n-4)$  フレームの画像データからそれぞれブロックが切り出される。 $(n-2)$  フレームの参照ブロックに対して、 $n$ 、 $(n-1)$ 、 $(n-3)$ 、 $(n-4)$  フレームの各フレームの候補ブロックをサーチ範囲内で移動させて、動き量検出部13によって、参照ブロックと候補ブロックの画素の差分の絶対値和による評価値が計算され、評価値の中の最小値から動きベクトルMVが検出される。 $(n-3)$  フレームの候補ブロックの移動量が $(x, y)$  とされ、 $(n-1)$  フレームの候補ブロックの移動量が $(-1) \times x$ 、 $(-1) \times y$  とされ、 $(n-4)$  フレームの候補ブロックの移動量が $(2 \times x, 2 \times y)$  とされ、 $n$  フレームの候補ブロックの移動量が $(-2) \times x$ 、 $(-2) \times y$  とされる。



1

## 【特許請求の範囲】

【請求項1】 画像信号中の動きを検出する動き検出方法において、

時間的に異なる少なくとも3枚のフレーム画像を用い、第1の画素または第1のブロックを固定し、第2の画素または第2のブロックを所定の範囲内で移動させ、上記第1の画素または第1のブロックと上記第2の画素または第2のブロック間のマッチングの度合いを示す評価値

テーブルを生成するステップと、

上記評価値テーブルに基づいて、動きベクトルを検出するステップとからなり、

上記評価値テーブルを生成するステップにおいて、上記第2の画素または第2のブロックの移動量を、上記第1の画素または第1のブロックが属するフレームと、上記第2の画素または第2のブロックの属するフレーム間の時間間隔に比例させることを特徴とする動き検出方法。

【請求項2】 画像信号中の動きを検出する動き検出装置において、

時間的に異なる少なくとも3枚のフレーム画像を用い、第1の画素または第1のブロックを固定し、第2の画素または第2のブロックを所定の範囲内で移動させ、上記第1の画素または第1のブロックと上記第2の画素または第2のブロック間のマッチングの度合いを示す評価値

テーブルを生成する手段と、

上記評価値テーブルに基づいて、動きベクトルを検出する手段とからなり、

上記評価値テーブルを生成する手段において、上記第2の画素または第2のブロックの移動量を、上記第1の画素または第1のブロックが属するフレームと、上記第2の画素または第2のブロックの属するフレーム間の時間間隔に比例させることを特徴とする動き検出装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この発明は、画像信号の動き検出方法および動き検出装置に関する。

## 【0002】

【従来の技術】 従来、動画画像の処理の分野において、動き、すなわち、時間的に異なる画像中の物体の動き方向と大きさ（または速さ）が用いられる。例えば画像の高エネルギー化における動き補償フレーム間符号化や、フレーム間時間領域フィルタによるテレビジョン雑音低減装置における動きによるパラメータ制御等に動きが用いられる。動きを求める動き検出方法としては、ブロックマッチング法が知られている。

【0003】 ブロックマッチング法の概略について図4および図5を参照して説明する。まず、1画面を適当な数画素からなるブロック（例えば2×2画素）に分割する。続いてこのようにブロック化された画像データと、この画像データが動いた領域を検索するために、時間的に異なる画面（例えば1フレーム前の画面）の画像デー

2

タがブロック化されてなるサーチ範囲が設定され、サーチ範囲内で現フレームの参照ブロックと前フレームの候補ブロックとの間で、評価値が計算される。

【0004】 図4において、破線で示す領域がサーチ範囲であり、図の例では、水平（x）方向に±4、垂直（y）方向に±4のサーチ範囲が設定されている。サーチ範囲内でx方向およびy方向にそれぞれ1画素ずつ移動した候補ブロックと、固定の参照ブロックとの間で評価値が計算される。評価値としては、参照ブロックと候補ブロックとの間での同一位置の画素間の値の差分の絶対値をブロック単位で集計したものが使用される。図5は、このように求めた評価値Ex,yのテーブルを示す。候補ブロックのいくつかの例に対応した評価値が図5に示されている。全部では、（9×9）個の評価値が求められる。

【0005】 この評価値の中で、最小のものを求める。最小の評価値を生じさせる候補ブロックの位置が動きベクトルMVとなる。例えば、E0,3が最小値であれば、動きベクトルがMV0,3である。これによって、ブロック単位の画像の動きを検出し得るようになされている。

## 【0006】

【発明が解決しようとする課題】 上述したブロックマッチング法では、ブロック単位で動きを検出する。従って、ブロック内に複数の動きが混在する場合には、正確な動きを求めることが難しい、という問題があった。例えばブロック内に動き部分と静止部分とが含まれる時に、動き部分の動きを検出できたとしても、その動きは、正確には、ブロックの動きとは言えない。

【0007】 かかる問題を軽減するには、ブロック内に複数の動きが含まれないように、ブロックのサイズを小さくすればよい。しかしながら、ブロックサイズを小さくした場合には、マッチングの判断の領域が小さくなるので、動き検出の精度が低下する問題が生じる。すなわち、マッチングを行う時に、動きに起因しないで、参照ブロックと似た候補ブロックが現れやすくなる。また、ブロックサイズを小さくすると、同じ画像のパターンが反復することが生じやすくなる。例えば、文字テロップが水平または垂直方向に動く時には、反復パターンの影響が現れやすい。漢字の文字パターンの場合では、同じ文字でも、小さな部分に分割すると、同一のパターンとなることが多い。従って、サーチ範囲内で、参照ブロックと同一のパターンを持つ候補ブロックが複数個現れ、正確に動きを検出することが難しい。

【0008】 これらの問題を解決するには、ブロックサイズを大きくすれば良いが、上述したように、複数の動きが発生し易くなり、また、動きベクトルを求めるための演算量が多くなる。このように、ブロックサイズを大きくすることと、これを小さくすることとは、相反することであり、上述の問題を全て解決することは、困難であると考えられてきた。

3

【0009】例えば、動き文字テロップを含む画像は、テレビジョン放送において一般的な画像（シーン）である。このようなシーンは、複数の動きおよび反復パターンの両方の問題を同時に持つ典型的な例である。ブロック内に文字テロップが含まれる場合では、そのブロック内に複数の動きが混在することが多い。また、文字パターンは、幾何学的な要素からなることが多く、しばしば反復的なパターンを生み出す。このような画像を対象にした場合、従来のブロックマッチング法では、正確に動きを検出することが難しい。さらに、動き文字テロップは、視覚的に注視される度合いが高く、ここで発生する動き検出のエラーにより引き起こされる画像の劣化が非常に目立つことになる。

【0010】従って、この発明の目的は、上述した問題を解決することにより、複数の動きや、反復パターンが存在する時でも、高い精度でもって動きを検出することが可能な動き検出方法および動き検出装置を提供することにある。

【0011】

【課題を解決するための手段】請求項1の発明は、上述した課題を解決するために、画像信号中の動きを検出する動き検出方法において、時間的に異なる少なくとも3枚のフレーム画像を用い、第1の画素または第1のブロックを固定し、第2の画素または第2のブロックを所定の範囲内で移動させ、第1の画素または第1のブロックと第2の画素または第2のブロック間のマッチングの度合いを示す評価値テーブルを生成するステップと、評価値テーブルに基づいて、動きベクトルを検出するステップとからなり、評価値テーブルを生成するステップにおいて、第2の画素または第2のブロックの移動量を、第1の画素または第1のブロックが属するフレームと、第2の画素または第2のブロックの属するフレーム間の時間間隔に比例させることを特徴とする動き検出方法である。

【0012】請求項2の発明は、画像信号中の動きを検出する動き検出装置において、時間的に異なる少なくとも3枚のフレーム画像を用い、第1の画素または第1のブロックを固定し、第2の画素または第2のブロックを所定の範囲内で移動させ、第1の画素または第1のブロックと第2の画素または第2のブロック間のマッチングの度合いを示す評価値テーブルを生成する手段と、評価値テーブルに基づいて、動きベクトルを検出する手段とからなり、評価値テーブルを生成する手段において、第2の画素または第2のブロックの移動量を、第1の画素または第1のブロックが属するフレームと、第2の画素または第2のブロックの属するフレーム間の時間間隔に比例させることを特徴とする動き検出装置である。

【0013】この発明では、3フレーム以上の画像データを用いて動きを検出するので、ブロックサイズを小さくしても、動き検出精度が低下したり、反復パターンの

4

影響を受けにくくできる。また、ブロックサイズを小さくできるので、ブロック内に複数の動きが生じることを防止できる。

【0014】

【発明の実施の形態】以下、この発明の一実施形態を、図面を参照しながら説明する。図1において、1は、全体として動き検出装置を示す。動き検出装置1は、現フレームから2フレーム過去に位置するフレーム（以降、 $(n-2)$ フレームと表記）の画像データのブロック領域（参照ブロック）を切り出し、現フレーム（以降、 $n$ フレームと表記）内の画像データから動きを検出するためのブロック領域（候補ブロック）、現フレームから1フレーム過去に位置するフレーム（以降、 $(n-1)$ フレームと表記）の画像データから動きを検出するためのブロック領域（候補ブロック）、現フレームから3フレーム過去に位置するフレーム（以降、 $(n-3)$ フレームと表記）の画像データ、現フレームから4フレーム過去に位置するフレーム（以降、 $(n-4)$ フレームと表記）の画像データから動きを検出するためのブロック領域（候補ブロック）をそれぞれ切り出す。そして、候補ブロックを所定のサーチ範囲内で移動させることにより、参照ブロックと候補ブロックとの間で動きベクトルを検出するようになされる。

【0015】さらに、動き検出装置1についてより詳細に説明する。図1において、2が入力端子を示し、現フレームの画像データ  $S_n$  が入力端子2から供給される。画像データは、例えばカラー映像信号のコンポーネント信号中の輝度信号である。入力端子2に対して、メモリ3および遅延部4が接続される。遅延部4に対して遅延部6、8および10が直列に接続される。これらの遅延部4、6、8、10は、それぞれ画像データを1フレーム分蓄え、1フレーム期間遅延された画像データを出力する。遅延部4、6、8、10によって遅延された画像データがメモリ5、7、9、11に対して供給される。遅延部4の出力  $S_{n-1}$  が  $(n-1)$  フレームの画像データであり、遅延部6の出力  $S_{n-2}$  が  $(n-2)$  フレームの画像データであり、遅延部8の出力  $S_{n-3}$  が  $(n-3)$  フレームの画像データであり、遅延部10の出力  $S_{n-4}$  が  $(n-4)$  の画像データである。

【0016】メモリ3、5、7、9、11の動作は、メモリコントロール部12によって制御され、各フレームの映像信号から所定の大きさおよび所定の位置のブロックを切り出す。メモリコントロール部12からは、動きベクトル情報を算出しようとする  $(n-2)$  フレームのブロックアドレス情報がメモリ7に送出され、この結果、メモリ7からは、画像データ  $S_{n-2}$  の所定ブロックが切り出され、切り出された画像データ  $S_{n-2}$  のブロックが動き検出部13に供給される。

【0017】また、メモリコントロール部12からメモリ9には、所定のサーチ範囲内で候補ブロックを移動さ

5

せるための(n-3)フレームのアドレス情報が送出され、メモリ9は、与えられたアドレスに対応する(n-3)フレームの候補ブロックのデータを動き検出部13に出力する。(n-3)フレームの候補ブロックがサーチ範囲内で持つ移動量を(x, y)で表す。

【0018】メモリコントロール部12からメモリ5には、所定のサーチ範囲内で候補ブロックを移動させるための(n-1)フレームのアドレス情報が送出され、メモリ5は、与えられたアドレスに対応する(n-1)フレームの候補ブロックのデータを動き検出部13に出力する。(n-1)フレームの候補ブロックがサーチ範囲内で持つ移動量は、((-1)×x, (-1)×y)である。これは、(n-2)フレームに対して、(n-3)フレームが1フレーム過去であるのに対して、(n-1)フレームが1フレーム未来であるからである。

【0019】メモリコントロール部12からメモリ11には、所定のサーチ範囲内で候補ブロックを移動させるための(n-4)フレームのアドレス情報が送出され、メモリ11は、与えられたアドレスに対応する(n-4)フレームの候補ブロックのデータを動き検出部13に出力する。(n-4)フレームの候補ブロックがサーチ範囲内で持つ移動量は、(2×x, 2×y)である。これは、(n-2)フレームに対して、(n-3)フレームが1フレーム過去であるのに対して、(n-4)フレームが2フレーム過去であるからである。

【0020】メモリコントロール部12からメモリ3には、所定のサーチ範囲内で候補ブロックを移動させるためのnフレームのアドレス情報が送出され、メモリ5は、与えられたアドレスに対応するnフレームの候補ブロックのデータを動き検出部13に出力する。nフレームの候補ブロックがサーチ範囲内で持つ移動量は、((-2)×x, (-2)×y)である。これは、(n-2)フレームに対して、(n-4)フレームが2フレーム未来であるからである。

【0021】図3は、参照ブロックと候補ブロックとの位置関係を概略的に示すものである。簡単のため、サーチ範囲内の候補ブロックの移動をx方向のみとする。図3Aに示すように、(n-2)フレームの参照ブロックに対して、(n-3)フレームの候補ブロックの移動量を(a, 0)とすると、(n-4)フレームの候補ブロックの移動量が(2a, 0)とされ、(n-1)フレームの候補ブロックの移動量が(-a, 0)とされ、nフレームの候補ブロックの移動量が(-2a, 0)とされる。また、図3Bに示すように、(n-2)フレームの参照ブロックに対して、(n-3)フレームの候補ブロックの移動量を(-b, 0)とすると、(n-4)フレームの候補ブロックの移動量が(-2b, 0)とされ、(n-1)フレームの候補ブロックの移動量が(b, 0)とされ、nフレームの候補ブロックの移動量が(2b, 0)とされる。すなわち、動きを等速度運動である

6

とみなし、フレーム間の時間間隔に比例して、候補ブロックの移動量が設定され、時間の前後関係に対応して移動の方向(極性)が設定される。

【0022】動き検出部13がブロックマッチング法によって、動きベクトルMVを検出する。この動きベクトルMVは、(n-2)フレームに属する参照ブロックの動きを表している。動き検出部13では、nフレームの候補ブロックと(n-2)フレームの参照ブロックとの間の同一位置の画素値の差分の絶対値を積算し、絶対値和が計算される。同様に、(n-1)フレームの候補ブロックと(n-2)フレームの参照ブロックとの間の差分の絶対値和、(n-3)フレームの候補ブロックと(n-2)フレームの参照ブロックとの間の差分の絶対値和、(n-4)フレームの候補ブロックと(n-2)フレームの参照ブロックとの間の差分の絶対値和が計算される。上述したように、これらの候補ブロックの参照ブロックに対する位置のオフセット(移動量および移動方向)は、参照ブロックが属するフレームと候補ブロックが属するフレーム間の時間間隔と、2フレームの時間的な前後関係によって設定される。

【0023】一実施形態では、サーチ範囲内における一つの移動に対応して、4個の差分の絶対値和が求められる。この差分の絶対値和が積算されて、その移動に対応する評価値が求められる。この評価値の中の最小値を生じさせる候補ブロックの位置的オフセットを検出することによって、参照ブロックの動きベクトルが決定される。

【0024】移動量(x, y)における評価値E(x, y)は、下記の数式によって計算される。この式において、nフレームの各画素レベルをZ<sub>n(i, j)</sub>、(n-1)フレームの各画素レベルをZ<sub>n-1(i, j)</sub>、(n-2)フレームの各画素レベルをZ<sub>n-2(i, j)</sub>、(n-3)フレームの各画素レベルをZ<sub>n-3(i, j)</sub>、(n-4)フレームの各画素レベルをZ<sub>n-4(i, j)</sub>と表す。また、ブロックサイズをM画素×Nラインとする。

【0025】

【数1】

$$E(x, y) = \sum_{i=0}^{(M-1)} \sum_{j=0}^{(N-1)} \left( \left| Z_{(n-2)}(i, j) - Z_n(i-2 \cdot x, j-2 \cdot y) \right| + \left| Z_{(n-2)}(i, j) - Z_{(n-1)}(i-1 \cdot x, j-1 \cdot y) \right| + \left| Z_{(n-2)}(i, j) - Z_{(n-3)}(i+1 \cdot x, j+1 \cdot y) \right| + \left| Z_{(n-2)}(i, j) - Z_{(n-4)}(i+2 \cdot x, j+2 \cdot y) \right| \right)$$

【0026】また、以上の説明では、2フレーム間の差分の絶対値和を求める場合に、(n-2)フレームと他のフレーム間の差分の絶対値和を計算しているが、隣接する2フレーム間の差分の絶対値和を求め、差分の絶対

値和を積算することによって評価値を求めるようにしても良い。この場合の評価値の計算式を下記に示す。

$$E(x, y) = \sum_{i=0}^{(M-1)} \sum_{j=0}^{(N-1)} \left( \left| Z_{(n-1)}(i-1 \cdot x, j-1 \cdot y) - Z_n(i-2 \cdot x, j-2 \cdot y) \right| \right. \\ \left. + \left| Z_{(n-2)}(i, j) - Z_{(n-1)}(i-1 \cdot x, j-1 \cdot y) \right| \right. \\ \left. + \left| Z_{(n-3)}(i+1 \cdot x, j+1 \cdot y) - Z_{(n-2)}(i, j) \right| \right. \\ \left. + \left| Z_{(n-4)}(i+2 \cdot x, j+2 \cdot y) - Z_{(n-3)}(i+1 \cdot x, j+1 \cdot y) \right| \right)$$

【0028】動き検出部13の一例について図2を参照して説明する。(n-2)フレームの画像データSn-2が格納されているメモリ7からの出力信号(画素データ)がレジスタ31に供給され、並列に4個の同一のデータがレジスタ31から出力される。レジスタ31からの4個の画素データがそれぞれ反転されて加算器36、37、38、39に供給される。加算器36、37、38、39は、減算器としての機能を有するので、以下においては、減算器と称する。

【0029】nフレームの画像データSnが格納されているメモリ3からの出力信号(画素データ)がレジスタ32を介して減算器36に供給される。(n-1)フレームの画像データSn-1が格納されているメモリ5からの出力信号(画素データ)がレジスタ33を介して減算器37に供給される。同様に、(n-3)フレームの画像データSn-3が格納されているメモリ9からの出力信号(画素データ)、並びに(n-4)フレームの画像データSn-4が格納されているメモリ11からの出力信号(画素データ)がレジスタ34および35をそれぞれ介して減算器38および39に供給される。

【0030】減算器36では、(n-2)フレームの参照ブロックの画素データと、それに対応するnフレームの候補ブロックの画素データとの差分が計算される。この差分値が絶対値化回路40によって絶対値に変換される。絶対値化回路40に対しては、加算器44およびレジスタ48からなる累積加算器が接続される。ブロック内のM×N個の画素に関する差分値の計算が終了すると、レジスタ48には、積算値(絶対値和)が発生する。この絶対値和が評価値メモリ52に供給される。

【0031】減算器37では、(n-2)フレームの参照ブロックの画素データと、それに対応する(n-1)フレームの候補ブロックの画素データとの差分が計算され、差分出力が絶対値化回路41により絶対値に変換され、差分の絶対値が加算器45およびレジスタ49によって累積加算される。絶対値和が評価値メモリ52に供給される。

【0032】減算器38および絶対値化回路42によって、(n-2)フレームの参照ブロックの画素データと、それに対応する(n-3)フレームの候補ブロック

\*【0027】

\*【数2】

の画素データとの差分の絶対値が生成される。加算器46およびレジスタ50によって絶対値和が生成され、絶対値和が評価値メモリ52に供給される。さらに、減算器39、絶対値化回路43、加算器47およびレジスタ51によって、(n-2)フレームの参照ブロックの画素データと、それに対応する(n-4)フレームの候補ブロックの画素データとの差分の絶対値和が生成される。この絶対値和が評価値メモリ52に供給される。

20 【0033】評価値メモリ52には、上述した4通りの2フレームの組み合わせで発生した差分の絶対値和を集計する積算回路が設けられており、4個の差分の絶対値和を集計したものが評価値E(x, y)として評価値メモリ52に格納される。評価値メモリ52は、サーチ範囲の原点と、原点からx方向および/またはy方向に1画素ずつオフセットを有する位置とにそれぞれ評価値を格納する。それによって、評価値テーブルが作成される。評価値メモリ52の書き込み動作、読み出し動作がメモリコントロール部53によって制御される。また、移動量(x, y)に対応する評価値が評価値メモリ52に格納されると、レジスタ48、49、50、51の内容がクリアされる。

30 【0034】メモリコントロール部53によって指定されたアドレスに従って評価値が読み出される。読み出された評価値が比較回路54およびレジスタ55に供給される。レジスタ55の出力が比較回路54に供給される。また、メモリコントロール部53が発生した読み出しアドレスがレジスタ56に供給される。レジスタ55および56に対して比較回路54の出力がライト(入力)イネーブルとして供給される。

40 【0035】比較回路54は、二つの入力の内より小さい方の値を出力する。すなわち、評価値メモリ52から読み出された評価値がレジスタ55に格納されているそれまでの最小の評価値よりも小さい時には、レジスタ55および56に対するライトイネーブルとしての比較出力が発生する。それによって、新たな最小の評価値がレジスタ55に取り込まれると共に、その新たな評価値のアドレスがレジスタ56に取り込まれる。逆の場合では、比較回路54からは、ライトイネーブルとしての出力が発生せず、レジスタ55および56の内容が更新さ

れない。

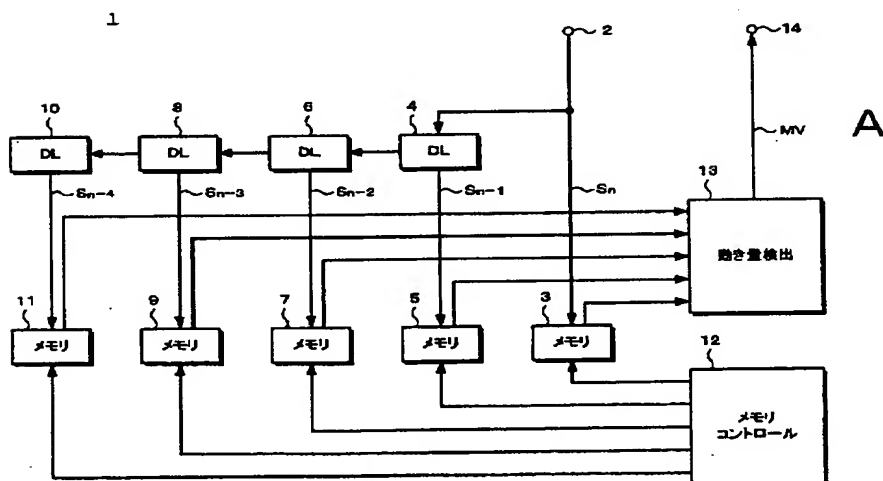
【0036】サーチ範囲と対応する評価値テーブルの全ての評価値についての最小値が検出されると、最小の評価値のアドレスがレジスタ56から動きベクトルMVとして出力端子14に取り出される。

【0037】なお、一実施形態では、評価値として、差分の絶対値和を計算しているが、差分の自乗和、しきい値以上またはしきい値以下の差分の絶対値の個数、差分の極値等を使用することができる。また、一実施形態では、時間的に連続する5フレームを使用し、その中央のフレームの動きを検出している。しかしながら、動き検出に使用するフレーム数は、5フレームに限らず、3フレーム以上であれば良い。マッチングをとる2フレームの間隔は、1フレームに限定されず、2フレーム間隔のマッチングをとるようにしても良い。さらに、一実施形態では、ブロック単位で動きを検出しているが、多フレームデータを利用することによりブロックの大きさを小さくできる利点を活かして、ブロックの大きさを最小にする、つまり、画素単位で動きを検出するようにしても良い。

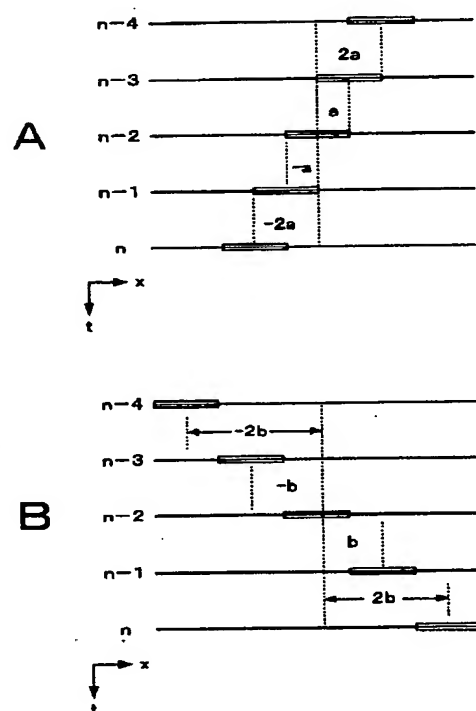
【0038】

【発明の効果】この発明では、2フレームのみではな \*

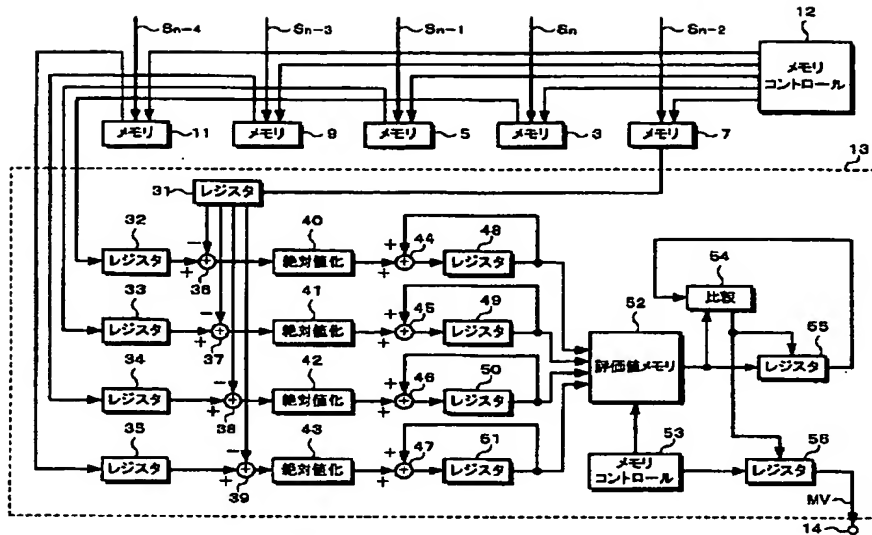
【図 1】



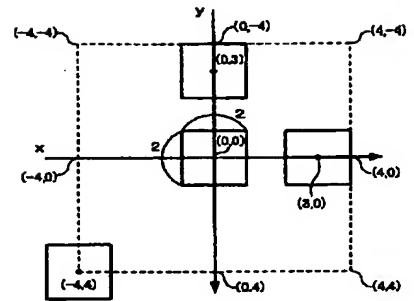
【図 3】



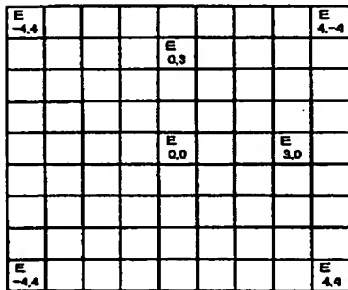
【図2】



【図4】



【図5】



フロントページの続き

(72)発明者 宮井 岳志  
東京都品川区北品川 6 丁目 7 番35号 ソニ  
ー株式会社内

Fターム(参考) 5C059 KK19 LC06 MA05 MB04 NN03  
NN08 NN28 NN29 PP01 PP04  
PP26 SS02 TA63 TA65 TB08  
TB10 TC13 UA02 UA33 UA38  
5L096 AA02 AA06 BA17 DA02 GA08  
GA17 GA19 HA04 JA11 LA05  
LA07 LA09 LA10 LA14 LA17